

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Docket No: Q80544

Ryuji IMAI, et al.

Appln. No.: 10/802,782

Group Art Unit: Not Yet Assigned

Confirmation No.: Not Yet Assigned

Examiner: Not Yet Assigned

Filed: March 18, 2004

For: INTERMEDIATE BOARD, INTERMEDIATE BOARD WITH A SEMICONDUCTOR DEVICE, SUBSTRATE BOARD WITH AN INTERMEDIATE BOARD, STRUCTURAL MEMBER INCLUDING A SEMICONDUCTOR DEVICE, AN INTERMEDIATE BOARD AND A SUBSTRATE BOARD, AND METHOD OF PRODUCING AN INTERMEDIATE BOARD

SUBMISSION OF PRIORITY DOCUMENTS

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Submitted herewith are certified copies of the priority documents on which claims to priority was made under 35 U.S.C. § 119. The Examiner is respectfully requested to acknowledge receipt of said priority documents.

Respectfully submitted,

SUGHRUE MION, PLLC
Telephone: (202) 293-7060
Facsimile: (202) 293-7860

Abraham J. Rosner
Registration No. 33,276

WASHINGTON OFFICE

23373

CUSTOMER NUMBER

Enclosures: Japan 2003-076535 :
Japan 2003-129127
Japan 2004-045495

Date: April 27, 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 1 9 日
Date of Application:

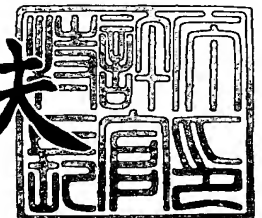
出 願 番 号 特 願 2 0 0 3 - 0 7 6 5 3 5
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 7 6 5 3 5]

出 願 人 日 本 特 殊 陶 業 株 式 会 社
Applicant(s):

2 0 0 4 年 2 月 2 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 P2003-026

【提出日】 平成15年 3月19日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/18

H01L 25/00

【発明者】

【住所又は居所】 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社 内

【氏名】 今井 隆治

【特許出願人】

【識別番号】 000004547

【氏名又は名称】 日本特殊陶業株式会社

【代理人】

【識別番号】 100114605

【弁理士】

【氏名又は名称】 渥美 久彦

【手数料の表示】

【予納台帳番号】 163844

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0209935

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 中継基板、半導体素子付き中継基板、中継基板付き基板、半導体素子と中継基板と基板とからなる構造体

【特許請求の範囲】

【請求項 1】

熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって面接続端子を有する半導体素子が実装される第 1 面及び第 2 面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、

前記第 1 面及び前記第 2 面を貫通し、前記面接続端子と接続される複数の導体柱と

を備えることを特徴とした中継基板。

【請求項 2】

前記中継基板本体は単層の絶縁層からなることを特徴とする請求項 1 に記載の中継基板。

【請求項 3】

熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって面接続端子を有する半導体素子を備え、かつ、

前記半導体素子が実装される第 1 面及び第 2 面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第 1 面及び前記第 2 面を貫通し、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えたことを特徴とした半導体素子付き中継基板。

【請求項 4】

熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 以上であって面接続パッドを有する基板を備え、かつ、

第 1 面及び前記基板の表面上に実装される第 2 面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第 1 面及び前記第 2 面を貫通し、前記面接続パッドと接続される複数の導体柱とを有する中継基板を備えた

ことを特徴とした中継基板付き基板。

【請求項 5】

熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって面接続端子を有する半導体素子を備え、

熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 以上であって面接続パッドを有する基板を備え、かつ、

前記半導体素子が実装される第 1 面及び前記基板の表面上に実装される第 2 面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第 1 面及び前記第 2 面を貫通し、前記面接続端子及び前記面接続パッドと接続される複数の導体柱とを有する中継基板を備えたことを特徴とした、半導体素子と中継基板と基板とからなる構造体。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、中継基板、半導体素子付き中継基板、中継基板付き基板、半導体素子と中継基板と基板とからなる構造体に関するものである。

【0002】**【従来の技術】**

近年、ICチップが実装された配線基板（ICチップ搭載基板や IC パッケージなど）とマザーボード等のプリント基板とをじかに接続するのではなく、配線基板とマザーボードとの間にインターポーザと呼ばれる中継基板を介在させてそれらを互いに接続した構造体が各種知られている（例えば、特許文献 1 参照）。また、この種の構造体に用いられる IC チップは、一般に熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C} \sim 5.0 \text{ ppm}/^{\circ}\text{C}$ 程度の半導体材料（例えばシリコン等）を用いて形成される。一方、中継基板や配線基板については、それよりも熱膨張係数がかなり大きい樹脂材料等を用いて形成されることが多い。ただし、ICチップと IC 搭載基板との間に中継基板を介在させた構造体については、現在知られていない。

【0003】**【特許文献 1】**

特開 2000-208661 号公報 (図 2 (d) 等)

【0004】

【発明が解決しようとする課題】

ところで、最近では集積回路技術の進歩により IC チップの動作がますます高速化しているが、それに伴い IC チップを大型化してより多くの演算回路を形成しようとする動向がある。しかし、IC チップの処理能力が向上すると発熱量も増大することから、熱応力の影響も次第に大きくなる。また、IC チップを IC 搭載基板に実装する際には一般にはんだが使用されるが、はんだが熔融温度から常温に冷却する際には、IC チップと IC 搭載基板との熱膨張係数差に起因して熱応力が発生する。

【0005】

そして、特に IC チップの一辺の大きさが 10.0 mm を超えると、大きな熱応力が IC チップと中継基板との界面等に作用することで、チップ接合部分にクラック等が生じるおそれがある。また、IC チップの厚みが 1.0 mm よりも小さくなると、強度が弱まり、クラック等が生じるおそれがある。それゆえ、構造体に高い信頼性を付与できなくなるという問題がある。

【0006】

本発明は上記の課題に鑑みてなされたものであり、その目的は、半導体素子の接合部分における信頼性が高い、半導体素子と中継基板と基板とからなる構造体を提供することにある。また、本発明の別の目的は、上記の優れた構造体を実現するうえで好適な、中継基板、半導体素子付き中継基板、中継基板付き基板を提供することにある。

【0007】

【課題を解決するための手段、作用及び効果】

そして、上記課題を解決する手段としては、熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって面接続端子を有する半導体素子を備え、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 以上であって面接続パッドを有する基板を備え、かつ、前記半導体素子が実装される第 1 面及び前記基板の表面上に実装される第 2 面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前

記第1面及び前記第2面を貫通し、前記面接続端子及び前記面接続パッドと接続される複数の導体柱とを有する中継基板を備えたことを特徴とした、半導体素子と中継基板と基板とからなる構造体がある。

【0008】

従って、この構造体の場合、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体を用いたことにより、半導体素子との熱膨張係数差が小さくなり、半導体素子に直接大きな熱応力が作用しなくなる。よって、たとえば半導体素子が大型で発熱量が多いものであったとしても、クラック等が起こりにくい。ゆえに、構造体における半導体素子の接合部分等に高い信頼性を付与することができる。

【0009】

半導体素子と中継基板と基板とからなる上記の構造体を実現するうえで好適なものとしては、熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって面接続端子を有する半導体素子が実装される第1面及び第2面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と接続される複数の導体柱とを備えることを特徴とした中継基板がある。さらに、熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって面接続端子を有する半導体素子を備え、かつ、前記半導体素子が実装される第1面及び第2面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えたことを特徴とした半導体素子付き中継基板、も好適である。加えて、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 以上であって面接続パッドを有する基板を備え、かつ、第1面及び前記基板の表面上に実装される第2面を有し、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第1面及び前記第2面を貫通し、前記面接続パッドと接続される複数の導体柱とを有する中継基板を備えたことを特徴とした中継基板付き基板、も好適である。

【0010】

ここで前記半導体素子としては、熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である略板形状の中継基板本体と、前記第1面及び前記第2面を貫通し、前記面接続パッドと接続される複数の導体柱とを有する中継基板を備えたことを特徴とした中継基板付き基板、も好適である。

$\mu\text{m}/^\circ\text{C}$ 未満であって面接続端子を有するものが使用される。かかる半導体素子の例としては、熱膨張係数が $2.6 \mu\text{m}/^\circ\text{C}$ 程度のシリコンからなる半導体集積回路チップ（ICチップ）などを挙げることができる。前記面接続端子とは、電氣的接続のための端子であって、面接続によって接続を行うものを指す。なお、面接続とは、被接続物の平面上に線状や格子状（千鳥状も含む）にパッドあるいは端子を形成し、それら同士を接続する場合を指す。なお、前記半導体素子の大きさ及び形状は特に限定されないが、少なくとも一辺が 10mm 以上であることがよい。このような大型の半導体素子になると、発熱量も増大しやすく熱応力の影響も次第に大きくなるため、本願発明の課題が発生しやすくなるからである。

【0011】

前記基板としては、熱膨張係数が $5.0 \mu\text{m}/^\circ\text{C}$ 以上であって面接続パッドを有するものが使用される。前記基板としては、半導体素子やその他の電子部品などが実装される基板、特に半導体素子やその他の電子部品などが実装され、それらを電氣的に接続する導体回路を備えた配線基板が挙げられる。熱膨張係数が $5.0 \mu\text{m}/^\circ\text{C}$ 以上であるという条件を満たしていれば、基板の形成材料については特に限定されず、コスト性、加工性、絶縁性、機械的強度などを考慮して適宜選択することができる。前記基板としては、例えば、樹脂基板、セラミック基板、金属基板などが挙げられる。

【0012】

樹脂基板の具体例としては、EP樹脂（エポキシ樹脂）基板、PI樹脂（ポリイミド樹脂）基板、BT樹脂（ビスマレイミドトリアジン樹脂）基板、PPE樹脂（ポリフェニレンエーテル樹脂）基板などがある。そのほか、これらの樹脂とガラス繊維（ガラス織布やガラス不織布）やポリアミド繊維等の有機繊維との複合材料からなる基板を使用してもよい。あるいは、連続多孔質PTFE等の三次元網目状フッ素系樹脂基材にエポキシ樹脂などの熱硬化性樹脂を含浸させた樹脂-樹脂複合材料からなる基板等を使用してもよい。前記セラミック基板の具体例としては、例えば、アルミナ基板、ベリリア基板、ガラスセラミック基板、結晶化ガラス等の低温焼成材料からなる基板などがある。前記金属基板の具体例と

しては、例えば、“銅基板や銅合金基板、銅以外の金属単体からなる基板、銅以外の金属の合金からなる基板などがある。

【0013】

また、面接続パッドとは、電氣的接続のための端子用パッドであって、面接続によって接続を行うものを指す。かかる面接続パッドは例えば線状や格子状（千鳥状も含む）に形成される。

【0014】

前記中継基板は略板形状の中継基板本体を有している。中継基板本体の熱膨張係数は基板の熱膨張係数よりも低く、 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である。なお、中継基板本体の熱膨張係数は、さらには $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であることがよく、特には $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満の範囲内において前記半導体素子の熱膨張係数よりも大きな値であることがよりよい。その理由は、仮に中継基板本体の熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ を超えると、半導体素子との熱膨張係数差が十分に小さくならず、半導体素子に対する熱応力の影響を十分に低減できないからである。従って、例えば熱膨張係数が $2.6 \text{ ppm}/^{\circ}\text{C}$ 程度のシリコン製 IC チップを選択した場合には、熱膨張係数が $3.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満の中継基板本体を用いることが好適であると言える。なお、上記の熱膨張係数の条件を満たしているものであれば、中継基板本体はセラミック製であっても金属製であってもよい。中継基板本体に使用可能な金属材料としては、例えばタングステン（熱膨張係数： $4.4 \text{ ppm}/^{\circ}\text{C}$ ）などがある。

【0015】

また前記中継基板本体は、上記のような低熱膨張性であるばかりでなく、高剛性であること（例えば高ヤング率であること）が好ましい。即ち、中継基板本体の剛性（例えばヤング率）は少なくとも半導体素子よりも高いことがよく、具体的にはヤング率が 200 GPa 以上、特には 300 GPa 以上であることがよい。その理由は、中継基板本体に高い剛性が付与されていれば、中継基板本体に大きな熱応力が加わったとしても、その熱応力に耐えることができるからである。従って、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未

然に防ぐことができる。

【0016】

さらに前記中継基板本体は、上記のような低熱膨張性、高剛性であるばかりでなく、高放熱性であることがより好ましい。ここで「高放熱性」とは、少なくとも放熱性（例えば熱伝導率）が基板よりも高いことを意味する。その理由は、放熱性の高い中継基板本体を用いれば、半導体素子が発生した熱を速やかに伝達して放散することができるため、熱応力の緩和を図ることができるからである。従って、大きな熱応力が作用しなくなり、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができる。

【0017】

また、前記中継基板本体はさらに絶縁性を有していることがよい。その理由は、絶縁性を有しない中継基板本体では、導体柱の形成時にあらかじめ絶縁層を設ける必要があるが、絶縁性を有する中継基板本体ならそれが不要だからである。従って、構造の複雑化や工数の増加を回避することができるからである。

【0018】

以上のことからすると、中継基板本体は、窒化物系の絶縁性エンジニアリングセラミック材料を用いて形成されることが好適であり、特に窒化アルミニウム、窒化珪素、または、窒化アルミニウム及び窒化珪素の混合セラミック材料を用いて形成されることが最も好適である。ここに挙げた材料は、低熱膨張性、高剛性、高放熱性及び絶縁性を備えているからである。ちなみに、窒化アルミニウムの熱膨張係数は約 $4.4 \text{ ppm}/^{\circ}\text{C}$ 、ヤング率は約 350 GPa である。窒化珪素の熱膨張係数は約 $3.0 \text{ ppm}/^{\circ}\text{C}$ 、ヤング率は約 300 GPa である。

【0019】

前記中継基板は複数の導体柱を有している。導体柱は第1面及び第2面を貫通し、その一端が面接続端子に接続され、他端が面接続パッドに接続される。かかる導体柱は、中継基板本体に形成された貫通孔に柱状の導電材料を設けることにより形成される。前記導電材料としては特に限定されないが、例えば銅、金、銀、白金、パラジウム、ニッケル、スズ、鉛、はんだ、タングステン、モリブデン、チタンなどから選択される1種または2種以上を含む金属を挙げることができる。

る。また、前記導体柱の形成にあたっては周知の手法を採用することができ、例えば、導電金属を含むペーストの充填、導電金属のめっき、ピン状の導電金属材の圧入などがある。なお、セラミック基板の貫通孔に導電性ペーストを充填して導体柱を形成する場合、基板とペーストとを同時に焼結させる方法（同時焼成法）を採用してもよく、あるいは先に基板を焼結させた後にペーストの充填、焼成を行う方法（後焼成法）を採用してもよい。

【0020】

導体柱の形状は、接続する面接続端子や面接続パッドの形状に対応して適宜選択すればよい。例えば、面接続端子や面接続パッドがフラットである場合、導体柱はその端部が第1面及び第2面から突出する形状、即ちバンプ形状とされることがよい。なお、導体柱と面接続端子との接続、導体柱と面接続パッドとの接続については、両者の端面を対向させた状態で、はんだや導電性樹脂などの導電材料を用いて接続する手法などを採用することができる。

【0021】

前記中継基板本体は単層構造であっても複数層構造であってもよいが、どちらかと言えば単層構造であることがよく、さらには単層の絶縁層からなることが好ましい。その理由は、単層構造であれば構造が比較的簡単となり製造も容易になるので、低コスト化を達成しやすくなるからである。また、単層構造であれば、内部に界面が存在しないため、たとえ大きな熱応力が作用したときでも、クラックの発生に至らないからである。

【0022】

前記中継基板本体の第1面上や第2面上には、半導体素子以外の電子部品や素子が1つ以上設けられていてもよい。前記電子部品の具体例としては、チップトランジスタ、チップダイオード、チップ抵抗、チップコンデンサ、チップコイルなどを挙げることができる。これらの電子部品は、能動部品であっても受動部品であってもよい。前記素子の具体例としては、薄膜トランジスタ、薄膜ダイオード、薄膜抵抗、薄膜コンデンサ、薄膜コイルなどを挙げることができる。これらの素子は、能動素子であっても受動素子であってもよい。そして、前記中継基板本体の第1面上や第2面上には、前記電子部品同士、前記素子同士、あるいは前

記電子部品や前記素子と導体柱とを接続する配線層が形成されていてもよい。なお、かかる配線層は、前記中継基板本体の内部に形成されていてもよい。例えば、チップコンデンサや薄膜コンデンサを備えた中継基板の場合、低抵抗化、低インダクタンス化を図ることができるため、高性能な構造体を実現しやすくなる。

【0023】

【発明の実施の形態】

以下、本発明を具体化した一実施形態を図1～図4に基づき詳細に説明する。図1は、ICチップ（半導体素子）21と、インターポーザ（中継基板）31と、配線基板（基板）41とからなる本実施形態の半導体パッケージ（構造体）11を示す概略断面図である。図2は、半導体パッケージ11を構成するインターポーザ31を示す概略断面図である。図3は、半導体パッケージ11を構成するICチップ付きインターポーザ（半導体素子付き中継基板）61を示す概略断面図である。図4は、ICチップ付きインターポーザ61を配線基板41上に実装するときの状態を示す概略断面図である。

【0024】

図1に示されるように、本実施形態の半導体パッケージ11は、上記のように、ICチップ21と、インターポーザ31と、配線基板41とからなるLGA（ランドグリッドアレイ）である。なお、半導体パッケージ11の形態は、LGAのみに限定されず、例えばBGA（ボールグリッドアレイ）やPGA（ピングリッドアレイ）等であってもよい。MPUとしての機能を有するICチップ21は、10mm角の矩形平板状であって、熱膨張係数が $2.6 \text{ ppm}/^{\circ}\text{C}$ 程度のシリコンからなる。かかるICチップ21の下面側表層には、図示しない回路素子が形成されている。また、ICチップ21の下面側には、複数のバンプ状の面接続端子22が格子状に設けられている。

【0025】

前記配線基板41は、上面42及び下面43を有する矩形平板状の部材からなり、複数層の樹脂絶縁層44と複数層の導体回路45とを有する、いわゆる多層配線基板である。本実施形態の場合、具体的にはエポキシ樹脂をガラスクロスに含浸させてなる絶縁基材により樹脂絶縁層44が形成され、銅箔または銅めっき

層により導体回路 45 が形成されている。かかる配線基板 41 の熱膨張係数は、 $13.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $16.0 \text{ ppm}/^{\circ}\text{C}$ 未満となっている。配線基板 41 の上面 42 には、インターポーザ 31 側との電氣的な接続を図るための複数の面接続パッド 46 が格子状に形成されている。配線基板 41 の下面 43 には、図示しないマザーボード側との電氣的な接続を図るための複数の面接続パッド 47 が格子状に形成されている。なお、マザーボード接続用の面接続パッド 47 は、インターポーザ接続用の面接続パッド 46 よりも広いピッチとなっている。樹脂絶縁層 44 にはビアホール導体 48 が設けられていて、これらのビアホール導体 48 を介して、異なる層の導体回路 45、面接続パッド 46、面接続パッド 47 が相互に電氣的に接続されている。また、配線基板 41 の上面 42 には、図 3 の IC チップ付きインターポーザ 61 以外にも、半導体素子やその他の電子部品（いずれも図示略）が実装されている。

【0026】

前記インターポーザ 31 は、上面 32（第 1 面）及び下面 33（第 2 面）を有する矩形平板形状のインターポーザ本体 38（中継基板本体）を有している。インターポーザ本体 38 は、単層構造をなす窒化アルミニウム基板からなる。かかる窒化アルミニウム基板の熱膨張係数は約 $4.4 \text{ ppm}/^{\circ}\text{C}$ 、ヤング率は約 350 GPa である。従って、インターポーザ本体 38 の熱膨張係数は、配線基板 41 の熱膨張係数よりも小さく、かつ、IC チップ 21 の熱膨張係数よりも大きな値となっている。即ち、本実施形態のインターポーザ 31 は、配線基板 41 よりも低い熱膨張性を備えており、むしろ IC チップ 21 に近い熱膨張性を備えていると言える。また、窒化アルミニウム基板のヤング率は IC チップ 21 よりも高いことから、本実施形態のインターポーザ 31 は高い剛性を備えている。

【0027】

インターポーザ 31 を構成するインターポーザ本体 38 には、上面 32 及び下面 33 を貫通する複数のビア 34（貫通孔）が格子状に形成されている。これらのビア 34 は、配線基板 41 が有する各面接続パッド 46 の位置に対応している。そして、かかるビア 34 内には、柱状の Pb-Sn 系はんだからなる導体柱 35 が設けられている。各導体柱 35 の上端面には略半球状をした上端面側バンプ

36が設けられている。これらの上端面側バンプ36は上面32から突出しており、ICチップ21側の面接続端子22に接続されている。各導体柱35の下端面には略半球状をした下端面側バンプ37が設けられている。これらの下端面側バンプ37は下面33から突出しており、配線基板41側の面接続パッド46に接続されている。

【0028】

従って、このような構造の半導体パッケージ11では、インターポーザ31の導体柱35を介して、配線基板41側とICチップ21側とが電氣的に接続されている。ゆえに、インターポーザ31を介して、配線基板41-ICチップ21間で信号の入出力が行われるとともに、ICチップ21をMPUとして動作させるための電源が供給されるようになっている。

【0029】

ここで、上記構造の半導体パッケージ11を製造する手順について説明する。

【0030】

まず、周知のセラミックグリーンシート形成技術によって、対応する位置に格子状にビア34（貫通孔）が透設された窒化アルミニウムグリーンシートを作製する。そして、ビア34の内周面にタングステンペーストを塗布した後、グリーンシートを還元雰囲気中で焼成し、窒化アルミニウム焼結体からなるインターポーザ本体38を作製する。このインターポーザ本体38においては、ビア34の内周面にタングステンを主成分とする下地金属層（図示略）が形成される。さらに、この下地金属層上に無電解ニッケル-金めっきを施した後、各ビア34の上端開口部に90%Pb-10%Snからなる高融点はんだボールを載置し、これを加熱して熔融させる。その結果、熔融した高融点はんだが重力で下方に移動してビア34内に注入され、ビア34内周面の金属層に溶着することにより、導体柱35が形成される。また、導体柱35の上端面及び下端面は表面張力の作用によって略半球状に盛り上がり、上端面側バンプ36及び下端面側バンプ37となる。その結果、図2に示すインターポーザ31が完成する。

【0031】

次に、完成した前記インターポーザ31の上面32にICチップ21を載置す

る。このとき、ICチップ21側の面接続端子22と、インターポーザ31側の上端面側バンプ36とを位置合わせするようにする。そして、加熱して各上端面側バンプ36をリフローすることにより、上端面側バンプ36と面接続端子22とを接合する。その結果、図3に示すICチップ付きインターポーザ61が完成する。

【0032】

次に、インターポーザ31側の下端面側バンプ37と、配線基板41側の面接続パッド46とを位置合わせして（図4参照）、配線基板41上に前記ICチップ付きインターポーザ61を載置する。そして、加熱して各下端面側バンプ37をリフローすることにより、下端面側バンプ37と面接続パッド46とを接合する。その結果、図1に示す半導体パッケージ11が完成する。

【0033】

従って、本実施形態によれば以下の効果を得ることができる。

【0034】

(1) この半導体パッケージ11（構造体）は、熱膨張係数が $4.4 \text{ ppm}/^{\circ}\text{C}$ である略板形状のインターポーザ本体38を用いて構成されている。よって、インターポーザ31とICチップ21との熱膨張係数の差が相当小さく（即ち $1.8 \text{ ppm}/^{\circ}\text{C}$ 程度に）なっている。それゆえ、ICチップ21に直接大きな熱応力が作用しなくなる。よって、たとえICチップ21が大型で発熱量が多いものであったとしても、ICチップ21とインターポーザ31との界面にクラック等が起りにくい。ゆえに、チップ接合部分等に高い信頼性を付与することができ、信頼性や耐久性に優れた半導体パッケージ11を実現することができる。

【0035】

(2) また、本実施形態のインターポーザ本体38は単層の絶縁層（単層の窒化アルミニウム基板）からなる。このため、構造が比較的簡単であってインターポーザ31の製造も容易になることから、低コスト化を達成しやすくなる。また、単層構造であれば、内部に界面が存在しないため、たとえ大きな熱応力が作用したときでも、クラックの発生に至らない。よって、単層の絶縁層からなるインターポーザ本体38の使用は、信頼性や耐久性に優れた半導体パッケージ11の

実現に向けて確実に貢献する。

【0036】

なお、本発明の実施形態は以下のように変更してもよい。

【0037】

・例えば、上記実施形態の半導体パッケージ11（構造体）は、次のようにして製造されてもよい。まず、配線基板41の上面42にインターポーザ31をはんだ付け等により接合することで、インターポーザ付き配線基板71（中継基板付き基板）をあらかじめ作製する。その後、このインターポーザ付き配線基板71の上面32にICチップ21を接合し、所望の半導体パッケージ11とする（図5参照）。

【0038】

・また、図6に示される別例のように、インターポーザ31の上面32に配線層84を形成し、その配線層84の一部に形成された部品接続パッド83上に例えばチップコンデンサ81等のような電子部品を実装してもよい。かかる構成にすると、低抵抗化及び低インダクタンス化が図られるため、高性能な半導体パッケージ11を実現することができる。なお、前記配線層84は周知の手法（導電性ペーストの印刷、焼成、めっき、スパッタ、CVDなど）を用いて形成されることができる。さらに、このような電子部品の実装に代えて、例えば図7の別例に示されるように薄膜コンデンサ85を周知の手法により形成してもよい。

【0039】

次に、特許請求の範囲に記載された技術的思想のほかに、前述した実施形態によって把握される技術的思想を以下に列挙する。

【0040】

（1）前記中継基板本体は、絶縁材料からなることを特徴とする請求項1または2に記載の中継基板。

【0041】

（2）前記中継基板本体は、前記基板よりも低い熱膨張係数の材料からなることを特徴とする請求項1または2に記載の中継基板。

【0042】

(3) 前記中継基板本体は、少なくともシリコンよりも剛性が高い材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0043】

(4) 前記中継基板本体は、低熱膨張係数かつ高剛性の材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0044】

(5) 前記中継基板本体は、ヤング率が 200 GPa 以上の材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0045】

(6) 前記中継基板本体は、ヤング率が 300 GPa 以上の材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0046】

(7) 前記中継基板本体は、ヤング率が 200 GPa 以上の絶縁性セラミック材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0047】

(8) 前記中継基板本体は、ヤング率が 300 GPa 以上の絶縁性セラミック材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0048】

(9) 前記中継基板本体は、窒化物系のエンジニアリングセラミックからなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0049】

(10) 前記中継基板本体は、窒化アルミニウム、窒化珪素、または、窒化アルミニウム及び窒化珪素の混合セラミック材料を用いて形成されることを特徴とする請求項 1 または 2 に記載の中継基板。

【0050】

(11) 前記中継基板本体の前記第 1 面には、さらにチップコンデンサが実装されていることを特徴とする請求項 1 または 2 に記載の中継基板。

【0051】

(12) 前記中継基板本体の前記第 1 面には、さらに薄膜コンデンサが形成さ

れていることを特徴とする請求項 1 または 2 に記載の中継基板。

【0 0 5 2】

(1 3) 前記中継基板本体の前記第 1 面には、前記チップコンデンサまたは前記薄膜コンデンサと前記導体柱とを電氣的に接続するための配線層が形成されていることを特徴とする (1 1) または (1 2) に記載の中継基板。

【0 0 5 3】

(1 4) 前記半導体素子における少なくとも一辺は 1 0 mm 以上であることを特徴とする請求項 1 または 2 に記載の中継基板。

【図面の簡単な説明】

【図 1】 I C チップ (半導体素子) と、インターポーザ (中継基板) と、配線基板 (基板) とからなる実施形態の半導体パッケージ (構造体) を示す概略断面図。

【図 2】 半導体パッケージを構成するインターポーザを示す概略断面図。

【図 3】 半導体パッケージを構成する I C チップ付きインターポーザ (半導体素子付き中継基板) を示す概略断面図。

【図 4】 I C チップ付きインターポーザを配線基板上に実装するときの状態を示す概略断面図である。

【図 5】 別例において、I C チップをインターポーザ付き配線基板 (中継基板付き基板) 上に実装するときの状態を示す概略断面図。

【図 6】 チップコンデンサを備える別例の半導体パッケージ (構造体) を示す概略断面図。

【図 7】 薄膜コンデンサを備える別例の半導体パッケージ (構造体) を示す概略断面図。

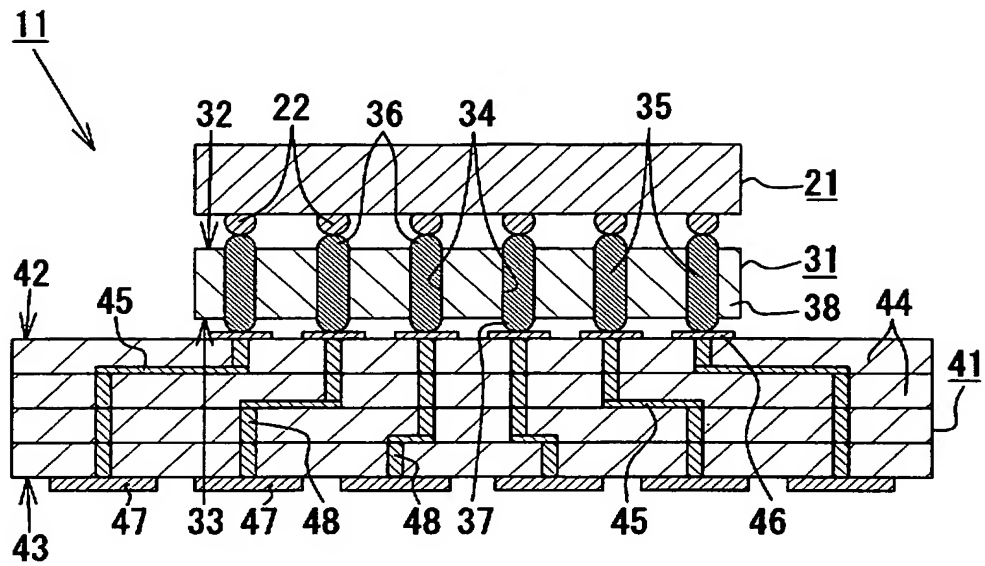
【符号の説明】

- 1 1 …半導体素子と中継基板と基板とからなる構造体としての半導体パッケージ
- 2 1 …半導体素子としての I C チップ
- 2 2 …面接続端子
- 3 1 …中継基板としてのインターポーザ

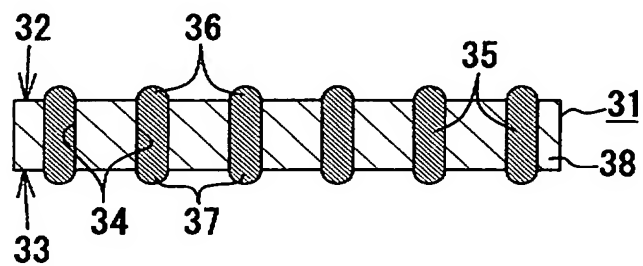
- 3 2 … (中継基板本体の) 第 1 面
- 3 3 … (中継基板本体の) 第 2 面
- 3 5 … 導体柱
- 3 7 … 中継基板本体としてのインターポザ本体
- 4 1 … 基板としての配線基板
- 4 6 … 面接続パッド
- 6 1 … 半導体素子付き中継基板としての I C チップ
- 7 1 … 中継基板付き基板としてのインターポザ付き配線基板

【書類名】 図面

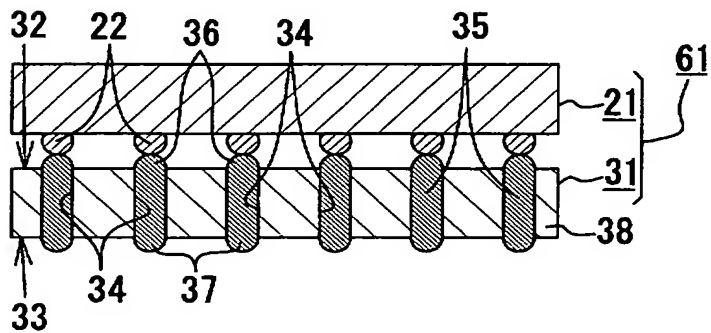
【図 1】



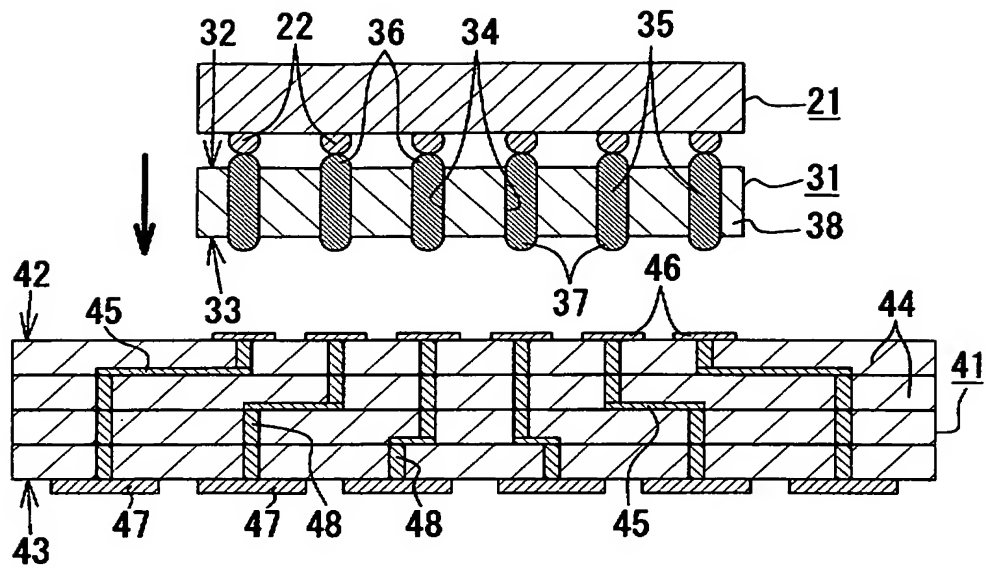
【図 2】



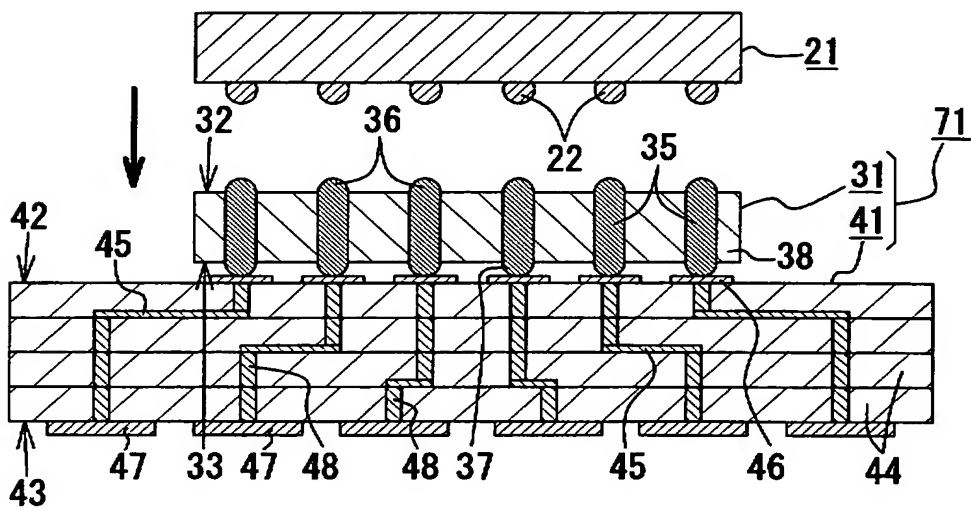
【図 3】



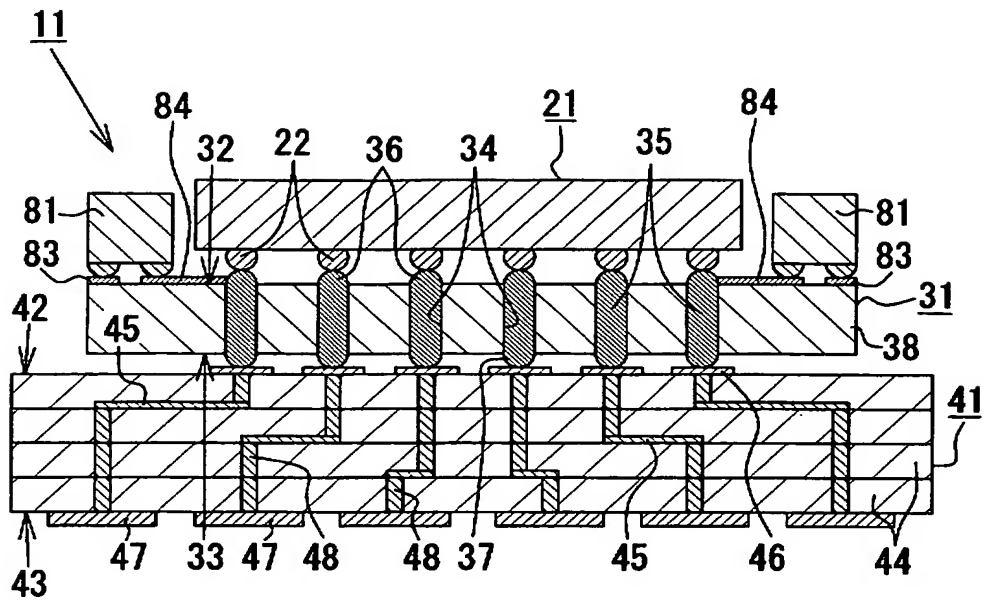
【図 4】



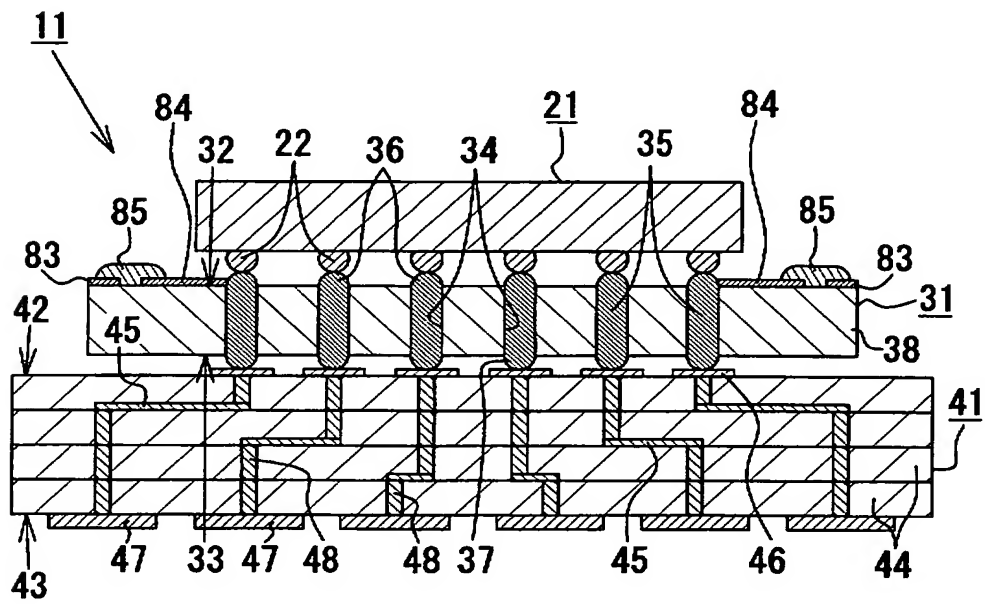
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 半導体素子の接合部分における信頼性が高い、半導体素子と中継基板と基板とからなる構造体を提供すること。

【解決手段】 本発明の構造体 11 は、半導体素子 21 と中継基板 31 と基板 41 とからなる。半導体素子 21 は、熱膨張係数が $2.0 \text{ ppm}/^{\circ}\text{C}$ 以上 $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満であって、面接続端子 22 を有する。基板 41 は、熱膨張係数が $5.0 \text{ ppm}/^{\circ}\text{C}$ 以上であって、面接続パッド 46 を有する。中継基板 31 は、中継基板本体 38 と複数の導体柱 35 とを有する。中継基板本体 38 の第 1 面 32 には半導体素子 21 が実装され、第 2 面 33 は基板 41 の表面上に実装される。中継基板本体 38 の熱膨張係数は $5.0 \text{ ppm}/^{\circ}\text{C}$ 未満である。複数の導体柱 35 は、第 1 面 32 及び第 2 面 33 を貫通し、面接続端子 22 及び面接続パッド 46 と接続される。

【選択図】 図 1

特願 2 0 0 3 - 0 7 6 5 3 5

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 5 4 7]

1. 変更年月日 1 9 9 0 年 8 月 8 日

[変更理由] 新規登録

住 所 愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号

氏 名 日本特殊陶業株式会社